

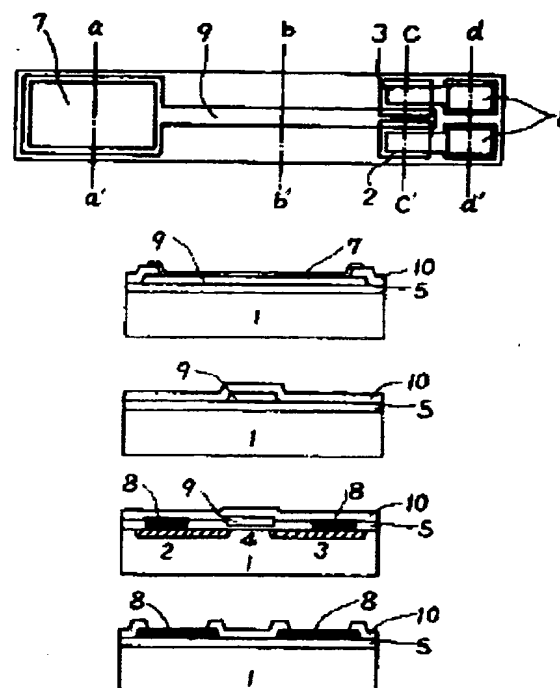
FIELD EFFECT TYPE SEMICONDUCTOR SENSOR

Patent number: JP60202347
Publication date: 1985-10-12
Inventor: NISHIGUCHI KATSUNORI
Applicant: SUMITOMO ELECTRIC INDUSTRIES
Classification:
 - international: G01N27/00; G01N27/30; H01L29/78
 - european: G01N27/414
Application number: JP19840059946 19840327
Priority number(s): JP19840059946 19840327

Report a data error here

Abstract of JP60202347

PURPOSE: To attain to enhance the stability of the titled sensor and to prolong the life thereof, by providing a conductive layer on a gate insulating film so as to cover a gate part and providing a film, which has a multi-layered structures having a layer selectively responding to only a specific substance to be measured, as an uppermost layer onto the conductive layer so as not to cover the gate part. **CONSTITUTION:** For example, diffusion regions for a source 2 and a drain 3 are formed to the surface of a silicon monocrystal substrate having a size of 1.0mm.X 5.0mm. so as to leave a space holding a channel part therebetween and coated with an insulating layer 5 comprising SiO₂. Holes are provided to the layer 5 and metal layers 8 for lead conductors contacted with the regions 2, 3 are provided. Further, a conductive substance layer 9 comprising a metal is provided on the gate insulating layer so as to perfectly cover the gate part and a protective layer 10 is further provided while a layer 7 responding to only a specific substance to be measured is provided to the layer 9 as an uppermost layer. By this method, a gate insulating type electric field effective transistor structure is collectively formed to one end on a chip and the layer 7 is formed to the other end thereof to form a structure separated by about 3mm. on a plane and a stable long life sensor can be formed.



Data supplied from the esp@cenet database - Worldwide

⑨ 日本国特許庁(JP)

⑩ 特許出願公開

⑫ 公開特許公報(A) 昭60-202347

⑪ Int. Cl.⁴ 識別記号 庁内整理番号 ⑬ 公開 昭和60年(1985)10月12日
G 01 N 27/30 F-7363-2G
27/00 6928-2G
// H 01 L 29/78 8422-5F 審査請求 未請求 発明の数 1 (全4頁)

⑭ 発明の名称 電界効果型半導体センサ

⑮ 特 願 昭59-59946

⑯ 出 願 昭59(1984)3月27日

⑰ 発 明 者 西 口 勝 規 大阪市此花区島屋1丁目1番3号 住友電気工業株式会社
大阪製作所内

⑱ 出 願 人 住友電気工業株式会社 大阪市東区北浜5丁目15番地

⑲ 代 理 人 弁理士 上代 哲司

明 細 書

1. 発明の名称

電界効果型半導体センサ

2. 特許請求の範囲

(1) ゲート絶縁型電界効果トランジスタのゲート部に特定の被測定物質にのみ選択的に感応する層を設けた電界効果型半導体センサにおいて、ゲート絶縁膜上に金属などの導電性を持った物質の層をゲート部分は完全に覆い、かつゲート部以外の領域も充分に余裕を持って覆うように設け、この導電性層上に特定の被測定物質にのみ選択的に感応する層を最上層とする多層構造の膜をゲート部に掛ることなく形成したことを特徴とする電界効果型半導体センサ。

(2) 上記ゲート絶縁型電界効果トランジスタを複数個設け、かつ個々の感応層の組成を変化させ、複数の物質に対する選択特性を具えたことを特徴とする特許請求の範囲第1項記載の電界効果型半導体センサ。

3. 発明の詳細な説明

(1) 技術分野

本発明は、化学的物質の濃度測定に用いる電界効果型半導体センサに関する。

(2) 背景技術

従来からゲート絶縁型電界効果トランジスタ(MISFET)の構造を利用して、電解液中のイオン活量や化学的物質の濃度などを測定する半導体センサは提案されている。これらは、Ion Sensitive Field Effect Transistor (ISFET) または Chemical FET (CHEMFET) と呼ばれ、特公昭54-24317などにこれ等に関する記載がある。

第1図は、ISFETのゲート部分を含む断面の基本構成図である。例えばp型のシリコン単結晶基板(1)を用いた場合、表面にソース(2)とドレイン(3)用のn+型の拡散領域をチャンネル部(4)をはさんで離間して形成され、この基板表面をSiO₂などの絶縁層(5)で被覆されている。さらにその上に耐雰囲気性を向上させるためにSi₃N₄などの絶縁層(6)と特定の化学的物質にのみ選択的に感応する層(7)を各々1000Å程度の厚さで形成されてある。

特開昭60-202347(2)

リード線は2つの絶縁層(5,6)と化学感応層(7)に穴を明け、ソース・ドレイン拡散領域(2,3)に接するように形成されているリード・コンタクト用金属層(8 exAl)を通して取り出す。

このような電界効果型半導体センサの利点としては、

(i)高入力、低出力インピーダンスのため、化学感応層に完全な絶縁物が使用可能

(ii)半導体製造技術がそのまま適用できるため、微小化、多重化、大量生産化可能

(iii)化学感応層が薄いため、反応速度が極めて速い
などが挙げられる。

一方、原理的に化学感応層(7)が捕える測定対象物の電荷によりトランジスタの閾値電圧 V_{th} が変化するので検出して、被測定物質の濃度を求めるものであるためトランジスタの特性安定を実現するためには最重要項目であるゲート部構造の保護が充分に行なえない構造となつてゐる。即ち、耐雰囲気性を向上させるという役割の大部分を高々

1000Å程度の膜厚の Si_3N_4 などの絶縁層(6)に負わせている。このため長時間にわたり安定な測定を行なうことができる電界効果型半導体センサは未だ実現されていない。

(3)発明の目的

本発明は、長時間にわたり安定な測定が行なえ、かつ特性が均一なものを大量に生産できる電界効果型半導体センサを提案することを目的とする。

(4)発明の構成

本発明による電界効果型半導体センサは、従来の電界効果型半導体センサが、トランジスタのゲート部分と化学感応部が物理的に同一部位であると考えられるような極めて近い連続的な位置に構成されていたのに対し、少なくとも平面的もしくは空間的に連続な位置関係にない離れた位置にゲート部分と化学感応部が形成されていることを最大の特徴とする。

この構成を実現するためには、特願昭58-51145などに記載されているように、トランジスタのゲ

ート酸化膜とセンサとしての化学感応層の間を、金属などの導電性層を含む多層構造とすることが必須であり、この導電性層の存在により、ゲート部分、換言するとゲート酸化膜と化学感応部即ち化学感応層の物理的な位置関係を離すことが可能となる。

以下、本発明を図面にもとづいて説明する。

第2図は、本発明の一実施例としての電界効果型半導体センサの構造を示す平面図、第3図から第6図は第2図の1点鎖線a-a'、b-b'、c-c'、d-d'における断面図である。

本発明の電界効果型半導体センサの構成要素として、第1図に示す従来技術によるセンサと異なるのは、第5図に特徴的にあらわれているようにゲート部における金属等の導電性物質層(9)の存在と、それにもなる保護層(10)の存在である。即ち、この部分は完全なゲート絶縁型電界効果トランジスタ(MISFET)となつてゐる。これが導電性物質層(9)を介して化学感応層(7)と電気的に接続されている。本実施例のチップは1.0mm×5.0mmの大き

さであるが、第2図に示す様にMISFET構造はチップ上の一方の端に集中的に形成されており、化学感応層(7)は他方の端に形成され、平面的に約3mm離れた構成となつてゐる。この構成はまさに従来化学的物質の測定に用いられていた装置を1つのチップ上に実現した形となつてゐる。即ち、化学感応部がガラス電極などのセンサでMISFET部がその信号を増幅するFETそのものである。

上記導電性層(9)としては、Al またはイオン注入により導電性を持たせたポリシリコンを用いる。また保護層としては、プラズマCVDなど低温で形成可能な Si_3N_4 、 Al_2O_3 、 SiO_xNy 、 AlO_xNy PSG (Phospho-Silicate $P_2O_5 \cdot SiO_2$)、 $PbO \cdot Al_2O_3 \cdot SiO_2$ (Lead-Alumino-Silicate)、 $PbO \cdot B_2O_3 \cdot SiO_2$ (Lead-Boro-Silicate)、 $PbO \cdot Al_2O_3 \cdot B_2O_3 \cdot SiO_2$ (Lead-Alumino-Boro-Silicate) もしくはポリイミド系樹脂の単層構造またはこれらの組み合わせによる多層構造が考えられ、膜厚としては1μm以上が望ましい。

化学感応層(7)も第2図では簡単のために単層で

特開昭60-202347(3)

示してあるが、実際には膜と膜の密着性などの問題から化学感応膜を最外層とした多層構造とすることも多い。

この感応膜の種類として考えられるものを〔〕内に示すその測定対象物と共に列挙すると、 Si_3N_4 、 Al_2O_3 、 Ta_2O_5 〔 H^+ イオン〕、各種 NAS ($\text{Na}_2\text{O} \cdot \text{Al}_2\text{O}_3 - \text{SiO}_2$ 合成) ガラス〔 K^+ イオン Na^+ イオン〕、バリノマイシン固定膜〔 K^+ イオン〕、各種クラウンエーテル固定膜〔 K^+ イオン、 Ag^+ イオン、 Tl^+ イオン etc〕ウレアーゼ固定膜〔尿素〕、リパーゼ固定膜〔中性脂質〕、ペニシリナーゼ固定膜〔ペニシリン〕抗アルブミン抗体固定膜〔アルブミン〕、アセチルコリンエステラーゼ固定膜〔アセチルコリン〕などがある。

(5) 発明の効果

本発明による最大の効果はゲート部構造、即ち Si-SiO_2 界面の保護が容易になったことである。これを詳しく述べると次の3点となる。

(1) 化学感応膜形成時にゲート部に悪影響を与える危険性が著しく低下した。

(ii) ゲート部を非常に厚い保護層で完全にカバーすることが可能となった。

(iii) センサ使用時に被測定物質を含む界面特性に劣化を与えるイオン (ex 血中の Na^+ 、 K^+) との距離を保つことができる。

このことは特性上からみると、次のような利点となる。

(a) 安定性の向上

(b) 長寿命化

(c) 各センサ間の特性のバラツキの減少

さらに製造面から見ると、化学感応部の形成をほとんど MISFET 部の製造と切りはなして考えることができるので、一般の MISFET の製造ラインの条件で製造することが可能となり、大量生産化が容易となる。

4 図面の簡単な説明

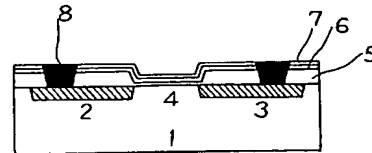
第1図は、従来技術のシリコン単結晶基板を用いた電界効果型半導体センサのゲート部分を含む断面の基本構成を示す図である。

第2図は、本発明の一実施例としての電界効果

型半導体センサの構造を示す平面図、第3図は第2図の a-a'、第4図は第2図の b-b'、第5図は第2図の c-c'、第6図は第2図の d-d'、各1点鎖線の断面図である。

1. シリコン単結晶基板 (p-型)
2. ソース拡散領域 (n+型)
3. ドレイン拡散領域 (n+型)
4. チャンネル部
5. 絶縁層 (その1. SiO_2)
6. 絶縁層 (その2. Si_3N_4)
7. 化学感応層
8. リードコンタクト用金属層 (Al)
9. 金属等の導電性物質層
10. 保護層

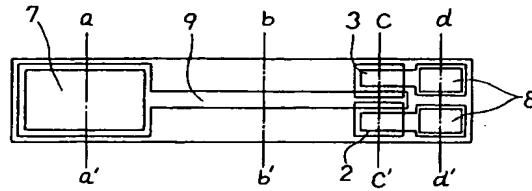
第1図



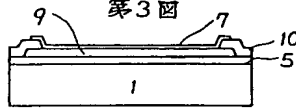
代理人 弁理士 上代哲司

特開昭60-202347(4)

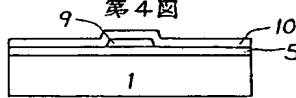
第2図



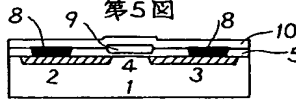
第3図



第4図



第5図



第6図

